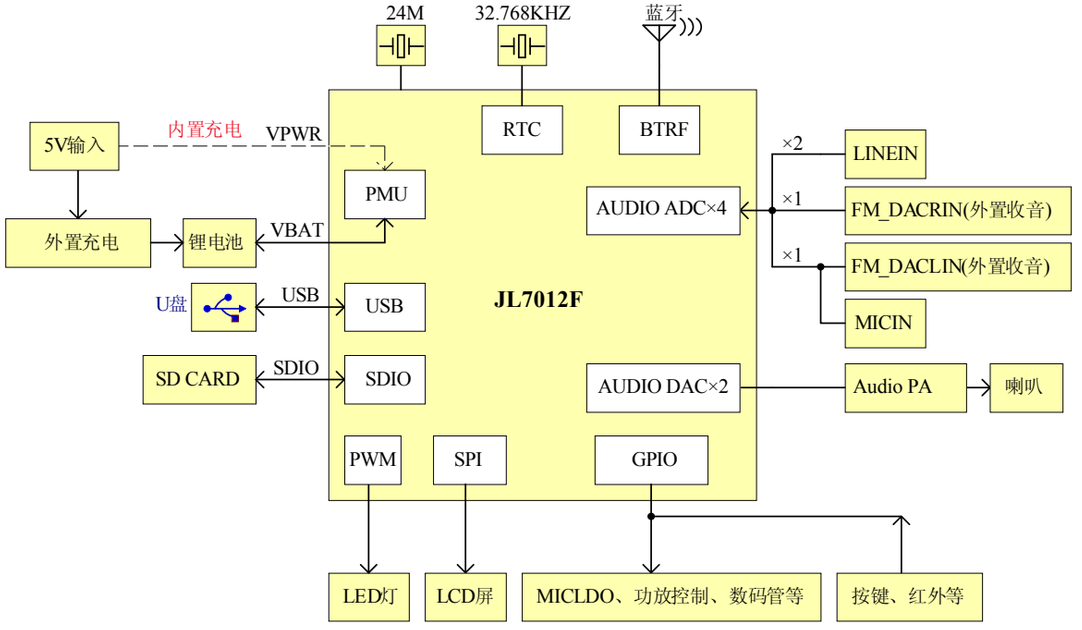
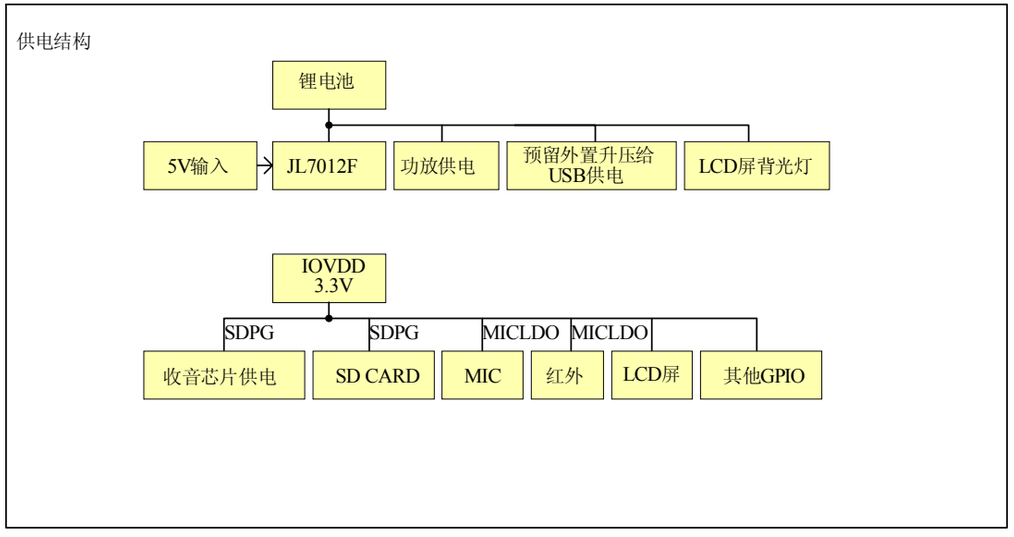
| 版本更新说明 | | |
|---|---|---|
| 版本号 | 更新日期 | 更新描述： |
| V1.0 | 2022.04.28 | 初始版本 |
| V1.1 | 2022.10.14 | 更新硬件框架内容 |
| | | |

# JL7012F蓝牙音箱方案硬件框架



## 版本更新说明

| 版本号 | 更新日期 | 更新描述： |
|---|---|---|
| V1.0 | 2022.04.28 | 初始版本 |
| V1.1 | 2022.10.14 | 模拟地网络名更改为AGND. USB端更新TVS管推荐型号，更正TYPE-C充电座网络连接，更换锂电池保护芯片，更换充电芯片 |
| V1.2 | 2023.07.07 | 增加静电防护与静电管选型说明 |
| V1.3 | 2024.01.03 | 删除PB口耐高压的描述 |
| V1.4 | 2024.06.12 | 更新晶振负载电容要求描述，更正TYPE-C充电座CC脚网络连接 |
| V1.5 | 2024.07.05 | 补充上电开机初始化过程中IO上下拉状态 |
| V1.6 | 2024.12.19 | 更新晶振负载电容要求描述 |

杰理方案咨询(QQ号:1418295957，邮箱:fae@zh-jieli.com)

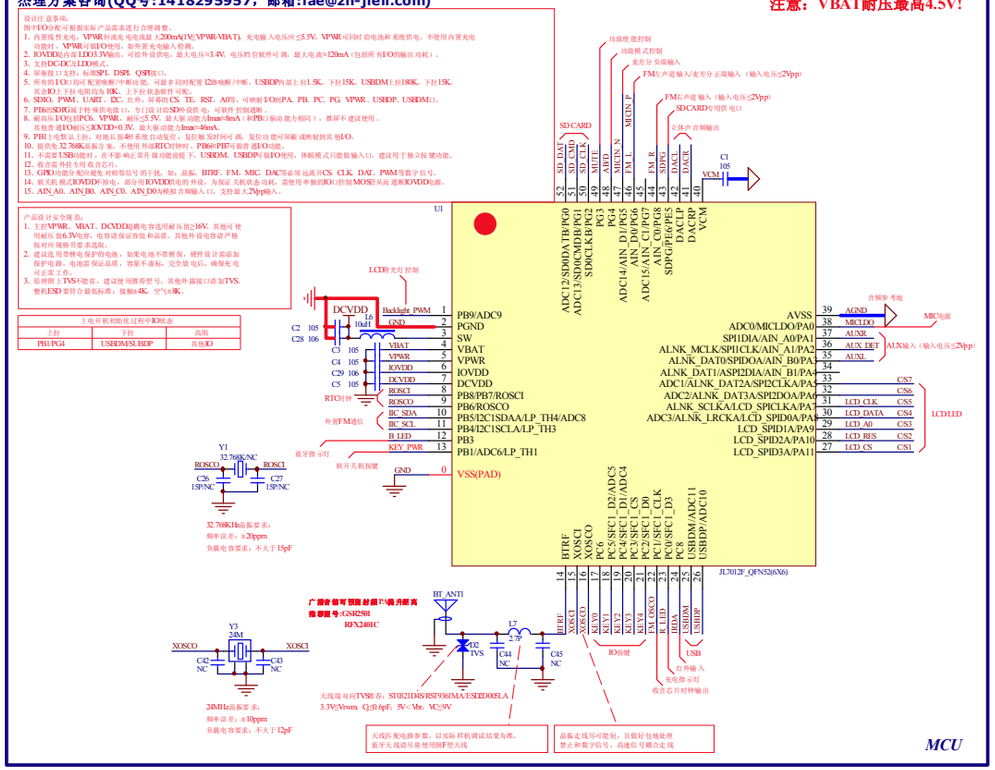
注意：VBAT耐压最高4.5V!

设计注意事项：
用中I/O分配可根据实际产品需求进行合理调整。
1、内置线性充电，VPWR供给充电电流最大200mA(VCVPWR-VBAT)，充电输入电压应≤5.5V，VPWR可同时给电池和系统供电，不使用内置充电功能时，VPWR可接IO使用，如外置充电输入检测。
2、IOVDD是内部LDO3.3V输出，可给外设供电，最大电压≈3.4V，电压稍低稍可调，最大电流≈120mA（包括所有IO的输出功耗）。
3、支持DC-DC或LDO模式。
4、屏驱接口支持：标准SPI、DSPI、QSPI接口。
5、所有的I/O口均可配置唤醒/中断功能，可最多同时配置12路唤醒/中断，USBDP内部上拉1.5K，下拉15K，USBDM上拉180K，下拉15K，其余IO上下拉电阻均为10K，上下拉状态软件可配。
6、SDIO、PWM、UART、I2C、红外、屏驱的CS、TE、RST、A0等，可映射IO到PA、PB、PC、PG、VPWR、USBDP、USBDM口。
7、PB6的SDIG属于特殊供电接口，专门设计给SD卡设供电，可软件控制通断。
8、耐高压IO为PC6、VPWR，耐压≤5.5V，最大驱动能力max=8mA（和PB口驱动能力相同），推屏不建议使用。
其他普通IO耐压≤IOVDD=0.3V，最大驱动能力max=46mA。
9、PB口上电默认上拉，对地长按4秒系统自动复位，复位触发时间可调，复位当前时屏蔽（或映射到其他IO。
10、提供免32.768K晶振方案，不使用外部RTC时钟时，PB6和PB7可做普通IO功能。
11、不需要USB功能时，在不影响正常升级功能前提下，USBDM、USBDP可做IO使用，休眠模式只能做输入口，建议用于独立按键功能。
12、收音需外挂专用收音芯片。
13、GPIO功能分配时避免对相邻信号的干扰，如：晶振、BTRF、FM、MIC、DAC等必须远离CS、CLK、DAT、PWM等数字信号。
14、软关机模式IOVDD不掉电，部分用IOVDD电的外设，为保证关机状态功耗，需使用单独的IO口控制MOS管从而 遮断IOVDD电源。
15、AIN_A0、AIN_B0、AIN_C0、AIN_D0为模拟音频输入口，支持最大2Vpp输入。

产品设计安全建 议：
1、主控VPWR、VBAT、DCVDD最终电容选用耐压值≥16V，其他可使用耐压值6.3V电容，电容请保证容值和品质，其他外设电容请严格按对应规格书要求选取；
2、建议选用带锂电保护的电池，如果电池不带锂保，硬件设计需添加保护电路，电池需保证品质，容量不虚标，完全放电后，确保充电可正常工作。
3、原理图上TVS不能省，建议使用推荐型号，其他外露接口请加TVS，整机ESD要符合最低标准，接触±4K，空气±8K。

上电开机初始化过程中IO状态

| 上拉 | 下拉 | 高阻 |
|---|---|---|
| PB1/PG4 | USBDM/SUSBDP | 其他IO |




功放端物料，严格按功放数据手册要求选取

