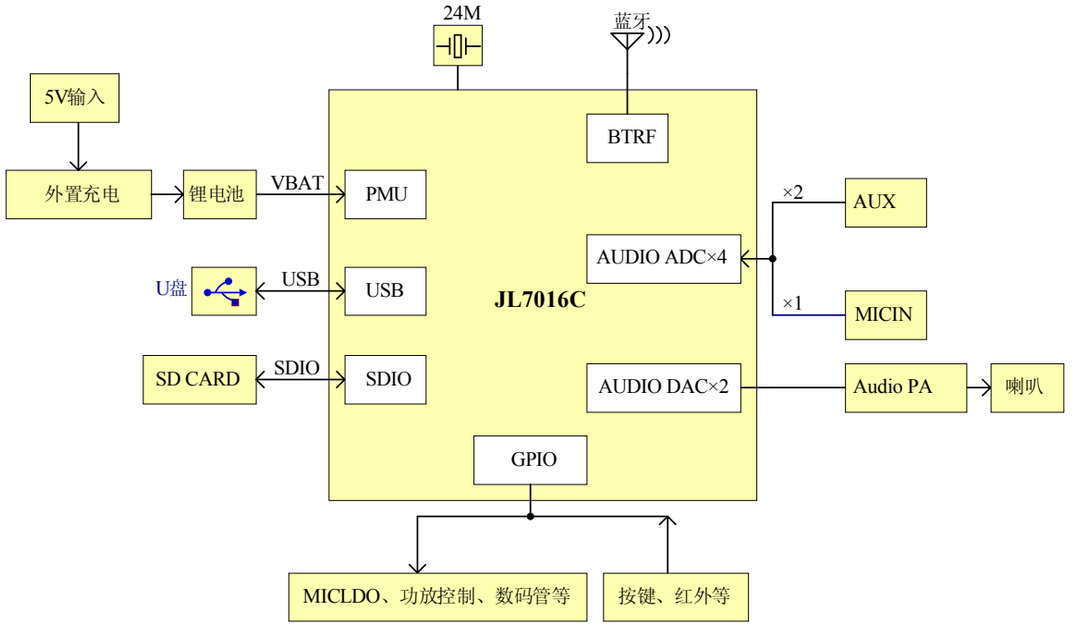
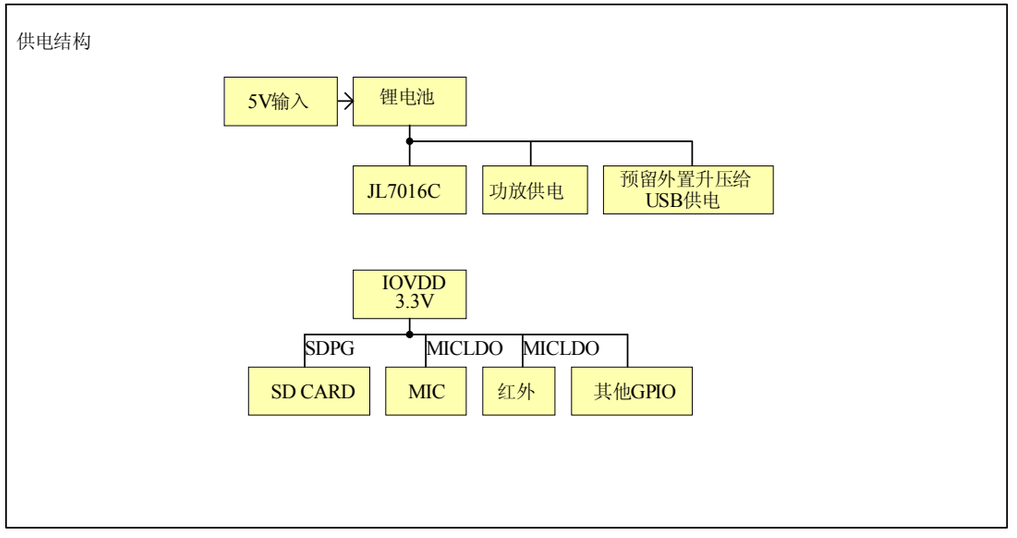
版本更新说明		
版本号	更新日期	更新描述：
V1.0	2022.04.24	初始版本
V1.1	2022.07.26	更新硬件框架内容

JL7016C蓝牙音箱方案硬件框架





版本更新说明

版本号	更新日期	更新描述：
V1.0	2022.04.28	初始版本
V1.1	2022.10.14	模拟地网络名更改为AGND，USB端更新TVS管推荐型号，更正TYPE-C充电座网络连接，更换锂电池保护芯片，添加充电保护芯片
V1.2	2023.07.07	增加静电防护与静电管选型说明
V1.3	2024.01.03	删除PB口耐高压的描述
V1.4	2024.06.12	更新晶振负载电容要求描述，更正TYPE-C充电座CC脚网络连接
V1.5	2024.07.05	补充上电开机初始化过程中IO上下拉状态
V1.6	2024.10.14	更新IOVDD退耦电容容值
V1.7	2024.12.19	更新晶振负载电容要求描述

杰理方案咨询(QQ号:1418295957，邮箱:fae@zh-jieli.com)

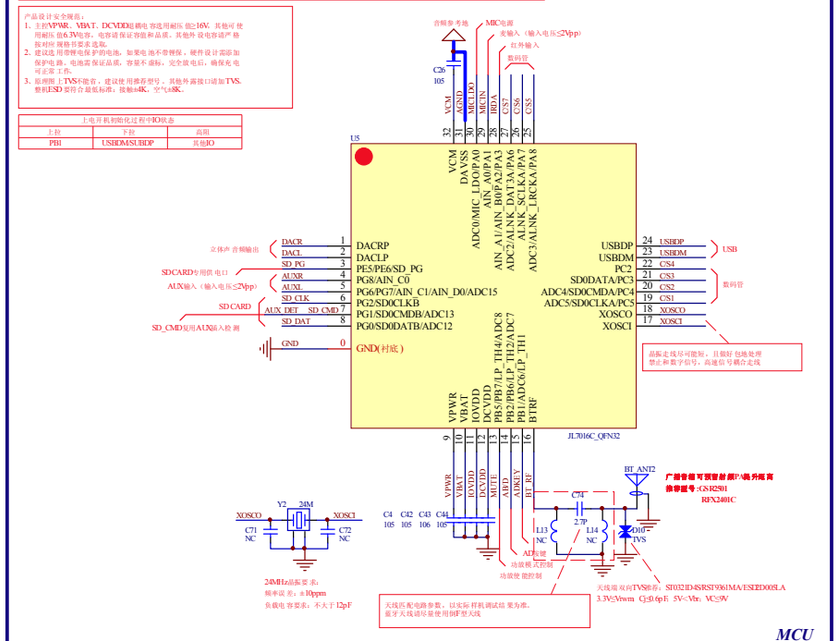
注意：VBAT耐压最高4.5V!

设计注意事项：
围中I/O为配可根据实际产品需求进行合理调整。
1. 内置线性充电，VPWR供给充电电流最大200mA(5V≤VPWR-VBAT)，充电输入电压应≤5.5V。VPWR可同时给电池和系统供电，不使用内置充电功能时，VPWR可做IO使用，如外置充电输入检测。
2. IOVDD是内部LDO3.3V输出，可给外设供电，最大电流≤3.4V，电压档位软件可调，最大电流=120mA（包括所有I/O的输出功耗）。
3. 所有的I/O口均可配置8mA驱动能力，可最多同时配置12路8mA驱动，IOVDD内部上拉1.5K，下拉15K，USBDM上拉180K，下拉15K，USBDP上拉1.5K，下拉15K，其余IO上下拉电阻均为10K，上下拉状态软件可配。
4. SDIO、PWM、UART、I2C、红外、屏幕的CS、TE、RST、A0等，可映射I/O的PA、PB、PC、PG、VPWR、USBDP、USBDM口。
5. PB6和SDPG减少特殊的电接口，专门设计SDP专设供电，可软件控制遮断。
6. 耐高压I/O支持VPWR，耐压≤5.5V，最大驱动能力Imax≤8mA（和PB口驱动能力相同），推屏不建议使用，其他普通I/O耐压≤IOVDD+0.3V，最大驱动能力Imax≤4mA。
7. PB口上电默认上拉，对地上拉4秒系统自动复位，复位触发时间可调，复位功能可屏蔽或映射到其他I/O。
8. 提供免32.768K晶振方案，不使用外部RTC时钟时，PB6和PB7可做普通I/O功能。
9. 不需要USB功能时，在不影响正常升级功能前提下，USBDM、USBDP可做I/O使用，休眠模式只能做输入口，建议用于做长按键功能。
10. GPIO功能分配应避免对相邻信号的干扰，如：晶振，BTRF，FM，MIC，DAC等必须远离开CS，CLK，DAT，PWM等数字信号。
11. 软关机模式IOVDD不掉电，部分用IOVDD供电的外设，为保证关机状态功耗，需使用单独的IO口控制MOS管从而 通断IOVDD电源。
12. AIN_A0、AIN_B0、AIN_C0、AIN_D0为模拟音频输入口，支持最大2Vpp输入。

产品设计安全规范：
1. 主控VPWR、VBAT、DCVDD最稳电容选用耐压 值≥16V，其他可使用耐压 值≥6.3V电容，电容请保证容值和品质，其他外设电容请严格按对应规格书要求选取。
2. 建议选用带锂电保护的电池，如果电池不带保护，硬件设计需添加保护电路，电池需保证品质，容量不虚标，完全放电后，确保充电可正常工作。
3. 原理图上TVS不能省，建议使用推荐型号，其他外露接口请加TVS，整机ESD要符合最低标准：接触±4K，空气±8K。

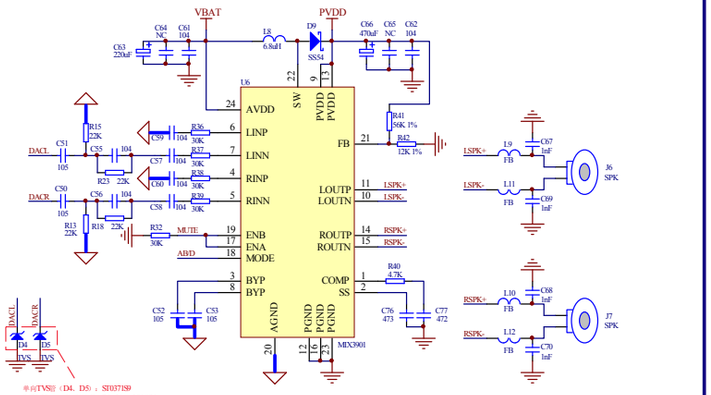
上电开机初始化过程中IO状态

上拉	下拉	高阻
PB0	USBDM/SUSBDP	其他IO

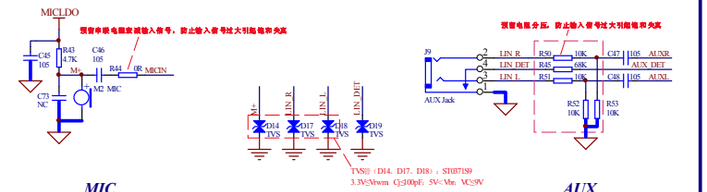


MCU

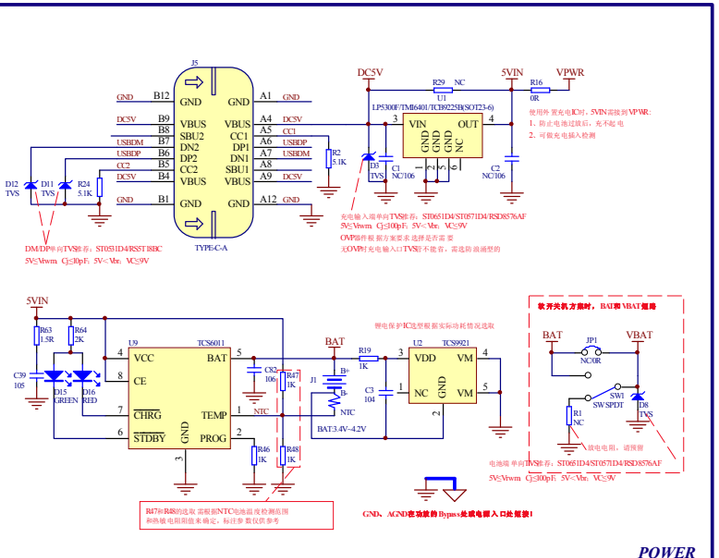
功放端物料，严格按功放数据手册要求选取



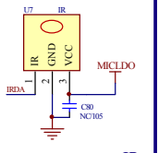
PA



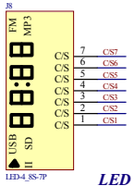
MIC **AUX**



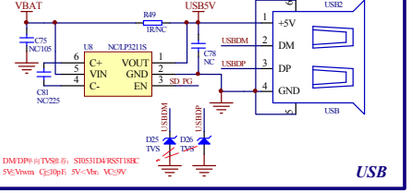
POWER



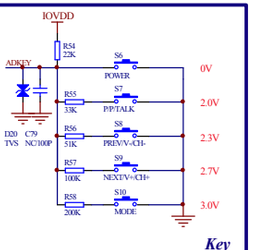
IR



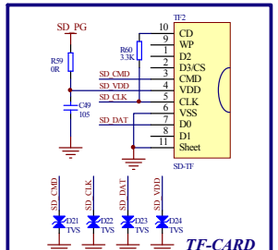
LED



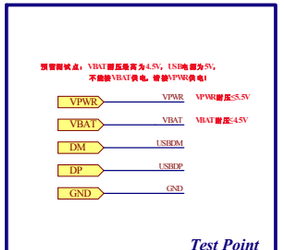
USB



Key



TF-CARD



Test Point